

PAT-NO: JP405166994A
DOCUMENT-IDENTIFIER: JP 05166994 A
TITLE: LSI PACKAGE
PUBN-DATE: July 2, 1993

INVENTOR- INFORMATION:
NAME
NASU, YASUYUKI

ASSIGNEE- INFORMATION:
NAME COUNTRY
NEC CORP N/A

APPL-NO: JP03333503
APPL-DATE: December 17, 1991

INT-CL (IPC): H01L023/50
US-CL-CURRENT: 257/696

ABSTRACT:

PURPOSE: To enable the outer pins of an LSI package to come into good contact with a corresponding circuit pattern even if a printed board is slightly deformed.

CONSTITUTION: An LSI package 5 is of PGA type and provided with outer pins 2<SB>1</SB>-2<SB>3</SB> and 2<SB>4</SB>-2<SB>6</SB> which are arranged in three rows and all equal in length protruding from the underside of all the outer periphery of a case 1. The outer pins 2<SB>1</SB>-2<SB>6</SB> are bent towards the outside of the case 1 at their halfway points into the

shape of a letter L,
the tips of the outer pins 2<SB>1</SB>-2<SB>6</SB> are
located on the same
plane, and the outer pins 2<SB>1</SB>-2<SB>6</SB> are
connected to
corresponding circuit patterns respectively.

COPYRIGHT: (C)1993, JPO&Japio

10/0441121

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-166994

(43)公開日 平成5年(1993)7月2日

(51)Int.Cl.⁵
H 01 L 23/50

識別記号 N 9272-4M
F I
P 9272-4M

技術表示箇所

審査請求 未請求 請求項の数2(全4頁)

(21)出願番号

特願平3-333503

(22)出願日

平成3年(1991)12月17日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 那須 康之

東京都港区芝五丁目7番1号 日本電気株式会社内

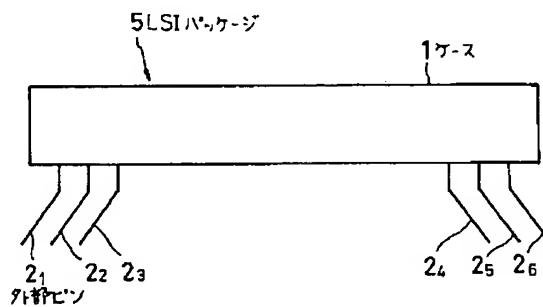
(74)代理人 弁理士 若林 忠

(54)【発明の名称】 LSIパッケージ

(57)【要約】

【目的】 プリント基板が多少変形している場合でも、LSIパッケージの複数の外部ピンと対応する回路パターンとの接触不良を防止する。

【構成】 LSIパッケージは、PGA型のものであって、ケース1の全外周部下面から突出する3列の同一長さの複数の外部ピン21～23, 24～26を備えている。各外部ピン21～26の中途部は、ケース1の外方へ向かってくの字状にそれぞれ折り曲げられており、各外部ピン21～26の先端は同一平面上に位置し、各外部ピン21～26は、後述するプリント基板(不図示)の対応する回路パターンにそれぞれ接続されるものである。



1

【特許請求の範囲】

【請求項1】プリント基板に表面実装法を用いて実装されるPGA型のLSIパッケージにおいて、前記LSIパッケージの複数の外部ピンの中途部が、各外部ピンの先端が同一平面上に位置するように、それぞれ折り曲げられていることを特徴とするLSIパッケージ。

【請求項2】プリント基板に表面実装法を用いて実装されるPGA型のLSIパッケージにおいて、前記LSIパッケージの複数の外部ピンの中途部に、各外部ピンの先端が同一平面上に位置するように、それぞれ湾曲部が形成されていることを特徴とするLSIパッケージ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、表面実装法によりプリント基板に実装されるPGA型のLSIパッケージに関する。

【0002】

【従来の技術】近年、プリント基板上に実装するLSIパッケージの実装密度が高まるにつれて、プリント基板上にLSIパッケージの外部リードとしての外部ピンが差し込まれる穴（スルー・ホール）を設け、その穴にLSIパッケージの外部ピンを差し込んではんだ付けを行うことにより、LSIパッケージをプリント基板に実装する方法に代わって、プリント基板の表面にPGA（Pin-Grid-Array）型のLSIパッケージの外部ピンの先端を接触させてはんだ付けを行うことにより、LSIパッケージをプリント基板に実装するという表面実装法が広く用いられるようになってきた。

【0003】すなわち、PGA型のLSIパッケージの外部ピンは、BUTT LEADと呼ばれる突き当て方式の直線状のピンで、外部ピンと外部ピンの間隔をスルーホール実装タイプのものと比較して約半分にすることができるため、同じサイズのLSIパッケージでもピン数を多く設けることができ、近年の大規模・高集積のLSIに適している。

【0004】

【発明が解決しようとする課題】上述した従来のPGA型のLSIパッケージは、その複数の外部ピンが直線状でかつ同一長さとなっているので、平らなプリント基板に実装するのに適している。

【0005】しかしながら、LSIパッケージの故障等の理由により、プリント基板からLSIパッケージをはずす時、はんだを溶かすためにプリント基板に熱を加えることがある。そして、何度もLSIパッケージの脱着を繰り返すと、熱のためにプリント基板は変形して反り、その表面は平らではなくなる。

【0006】この場合、図6に示すように、プリント基板30が少しでも例えば上方に凸状に反っているとする

2

と、LSIパッケージ50の複数の外部ピン201～206のうち外方の外部ピン201、202、205、206の先端と、プリント基板30の回路パターン401～406のうち対応する回路パターン401、402、405、406との間に隙間ができてしまい、接触不良が発生するという問題点がある。

【0007】本発明は、上記問題点に鑑みてなされたものであり、プリント基板が熱等の影響により多少変形した場合でも、外部ピンと回路パターンとの接触不良を防止できるLSIパッケージを提供することを目的とする。

【0008】

【課題を解決するための手段】上記目的を達成するための本発明は、プリント基板に表面実装法を用いて実装されるPGA型のLSIパッケージにおいて、前記LSIパッケージの複数の外部ピンの中途部が、各外部ピンの先端が同一平面上に位置するように、それぞれ折り曲げられていることを特徴とする。

【0009】また、プリント基板に表面実装法を用いて実装されるPGA型のLSIパッケージにおいて、前記LSIパッケージの複数の外部ピンの中途部に、各外部ピンの先端が同一平面上に位置するように、それぞれ湾曲部が形成されていることを特徴とする。

【0010】

【作用】上記のとおり構成された請求項1に記載の発明では、平らなプリント基板上にLSIパッケージを実装する際、従来と同様に、LSIパッケージの複数の外部ピンの先端を、プリント基板の対応する回路パターンにそれぞれ接触させた後、各接触部をそれぞれはんだ付けする。

【0011】そして、熱等により表面が凹凸状に変形したプリント基板上にLSIパッケージを実装する際には、LSIパッケージをプリント基板上に載せ、複数の回路パターンのうち最も上方に位置する回路パターンに、対応する外部ピンを接触させると、残りの外部ピンと該外部ピンと対応する回路パターンとの間に隙間が発生する。この状態で、LSIパッケージをプリント基板側へ軽く押すと、前記最も上方に位置する回路パターンが、対応する外部ピンで押圧されて該外部ピンの折曲げ部の角度が変化するとともに、前記残りの外部ピンの先端が対応する回路パターンにそれぞれ接触する。この状態で、各外部ピンと各回路パターンとの接触部をそれぞれはんだ付けする。

【0012】

【実施例】次に、本発明の実施例について図面を参照して説明する。

（第1実施例）図1は本発明のLSIパッケージの第1実施例の縦断面図である。

【0013】図1に示すように、このLSIパッケージ5は、PGA型のものであって、ケース1の全外周部下

50

面から突出する3列の同一長さの複数の外部ピン $2_1 \sim 2_3$, $2_4 \sim 2_6$ を備えている。各外部ピン $2_1 \sim 2_6$ の中途部は、ケース1の外方へ向かっててくの字状にそれぞれ折り曲げられており、各外部ピン $2_1 \sim 2_6$ の先端は同一平面上に位置し、各外部ピン $2_1 \sim 2_6$ の先端の間隔は、後述するプリント基板(不図示)の複数の回路パターンの間隔と等しくなっている。また、各外部ピン $2_1 \sim 2_6$ は、ニッケルに金メッキが施された通常のものである。

【0014】図2に示すように、このLSIパッケージ5を平らなプリント基板3上に実装する際には、LSIパッケージ5の複数の外部ピン $2_1 \sim 2_6$ の先端を、プリント基板3の対応する回路パターン $4_1 \sim 4_6$ にそれぞれ載せて接触させた後、各接触部をはんだ付けする。

【0015】そして、図3に示すように、熱等により例えば上方に凸状に反ったプリント基板3にLSIパッケージ5を実装する際には、LSIパッケージ5をプリント基板3上に載せ、複数の回路パターン $4_1 \sim 4_6$ のうち最も上方に位置する回路パターン 4_3 , 4_4 に、対応する外部ピン 2_3 , 2_4 をそれぞれ接触させると、残りの外部ピン 2_1 , 2_2 , 2_5 , 2_6 と回路パターン 4_1 , 4_2 , 4_5 , 4_6 との間に隙間が発生する。この状態で、LSIパッケージ5をプリント基板3側へ軽く押すと、前記最も上方に位置する回路パターン 4_3 , 4_4 が、対応する外部ピン 2_3 , 2_4 で押圧されて該外部ピン 2_3 , 2_4 の折曲げ部の角度が大きくなるとともに、残りの外部ピン 2_1 , 2_2 , 2_5 , 2_6 の先端が対応する回路パターン 4_2 , 4_5 , 回路パターン 4_1 , 4_6 に順次接触する。この状態で、各外部ピン $2_1 \sim 2_6$ と各回路パターン $4_1 \sim 4_6$ との接触部をそれぞれはんだ付けする。

【0016】本実施例において、外部ピンの折り曲げ方向は、ケースの外方に限られない。

(第2実施例)図4は本発明のLSIパッケージの第2実施例の縦断面図である。

【0017】図4に示すように、このLSIパッケージ5Xの複数の外部ピン $2X_1 \sim 2X_6$ の中途部に、ケース1Xの外方へ突出する略U字状の湾曲部がそれぞれ形成されている。その他の構成は第1実施例のものと同一である。このLSIパッケージ5Xを平らなプリント基板(不図示)に実装する際は、第1実施例で説明したもとの同様な過程を経る。

【0018】そして、図5に示すように、熱等により例えば上方に凸状に反ったプリント基板3XにLSIパッ

ケージ5Xを実装する際には、LSIパッケージ5Xをプリント基板3Xに載せ、複数の回路パターン $4X_1 \sim 4X_6$ のうち最も上方に位置する回路パターン $4X_3$, $4X_4$ に、対応する外部ピン $2X_3$, $2X_4$ をそれぞれ接触させると、残りの外部ピン $2X_1$, $2X_2$, $2X_5$, $2X_6$ と回路パターン $4X_1$, $4X_2$, $4X_5$, $4X_6$ との間に隙間が発生する。この状態で、LSIパッケージ5Xをプリント基板3X側へ軽く押すと、前記最も上方に位置する回路パターン $4X_3$, $4X_4$ が、対応する外部ピン $2X_3$, $2X_4$ で押圧されて該外部ピン $2X_3$, $2X_4$ の湾曲部がさらに湾曲して変形するとともに、残りの外部ピン $2X_1$, $2X_2$, $2X_5$, 外部ピン $2X_1$, $2X_6$ の先端が対応する回路パターン $4X_2$, $4X_5$, 回路パターン $4X_1$, $4X_6$ に順次接触する。この状態で、各外部ピン $2X_1 \sim 2X_6$ と各回路パターン $4X_1 \sim 4X_6$ との接触部をそれぞれはんだ付けする。

【0019】本実施例において、湾曲部の突出する方向は、ケースの外方に限られない。

【0020】

20 【発明の効果】以上説明したように本発明は、プリント基板が多少変形している場合でも、PGA型のLSIパッケージを、その複数の外部ピンが対応する回路パターンに確実に接触した状態でプリント基板に実装できるという効果を奏する。

【図面の簡単な説明】

【図1】本発明のLSIパッケージの第1実施例の縦断面図である。

【図2】図1に示したLSIパッケージが平らなプリント基板に実装された状態を示す縦断面図である。

【図3】図1に示したLSIパッケージが反ったプリント基板に実装された状態を示す縦断面図である。

【図4】本発明のLSIパッケージの第2実施例の縦断面図である。

【図5】図4に示したLSIパッケージが反ったプリント基板に実装された状態を示す縦断面図である。

【図6】従来のLSIパッケージが反ったプリント基板に実装された状態を示す縦断面図である。

【符号の説明】

1, 1X ケース

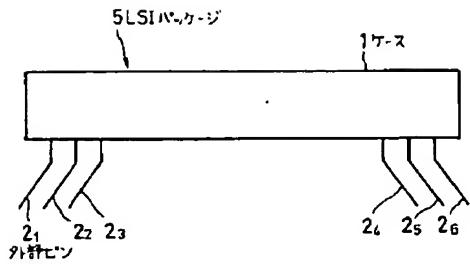
2₁ ~ 2₆, 2X₁ ~ 2X₆ 外部ピン

3, 3X プリント基板

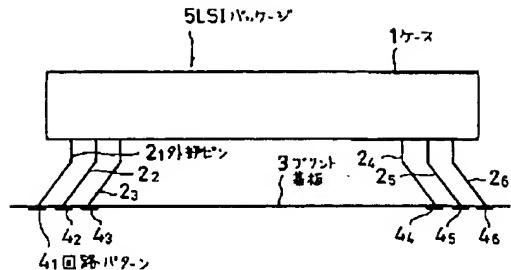
4₁ ~ 4₆, 4X₁ ~ 4X₆ 回路パターン

5, 5X LSIパッケージ

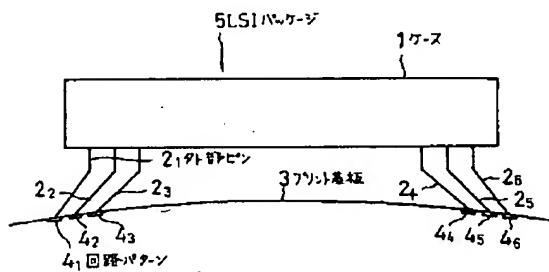
【図1】



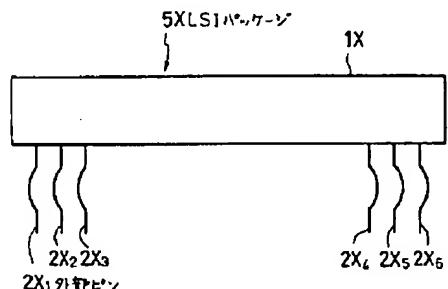
【図2】



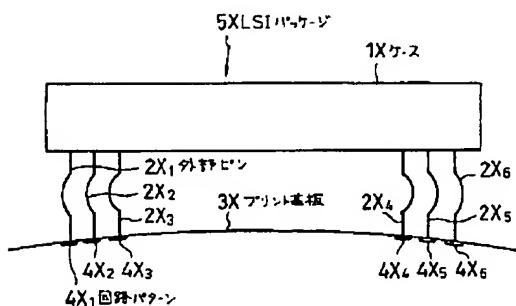
【図3】



【図4】



【図5】



【図6】

